

OCP-IP, 자사의 Corecreator 검증 도구 세트에 대한 Synopsys Designware Verification IP 표준화

공동 작업을 통해 상호 운용성 및 OCP 설계의 품질 향상을 위한 OCP 표준 준수 검증 솔루션을 제공

캘리포니아주 마운틴뷰, 오리곤 주 비버튼 - 2007년 4월 10일 - 반도체 설계 소프트웨어의 세계적 선두 업체인 Synopsys, Inc(Nasdaq: SNPS)와 독립 비영리 반도체 산업 컨소시엄인 OCP-IP(Open Core Protocol International Partnership)는 오늘 Synopsys의 DesignWare VIP(Verification IP)를 OCP-IP의 CoreCreator 검증 도구 세트의 일부로 제공하기 위해 공동으로 작업할 것임을 발표했습니다. OCP용 DesignWare VIP는 Synopsys의 표준 기반 검증 IP 포트폴리오의 일부이며, OCP-IP에서 승인하는 검증 IP 솔루션이 될 것입니다. 그리고 현재 OCP의 CoreCreator 도구와 함께 제공되는 OCP BFM(Bus Functional Models)을 대체할 것입니다. 새로운 통합 솔루션은 DesignWare VIP와 CoreCreator의 성능 분석, 프로토콜 검사 및 트랜잭션 디스어셈블리를 포함하며, OCP-IP 회원에게 공통의 검증 도구 세트를 제공합니다. 이를 통해 OCP 구현 전반에서 일관성과 상호 운용성을 최대화할 수 있습니다. 또한 이 공동 작업은 OCP-IP의 강력한 인프라를 더욱 확장합니다.

OCP-IP의 사장인 Ian Mackintosh는 다음과 같이 말했습니다. “Synopsys의 DesignWare VIP를 CoreCreator에 포함하는 것은 OCP-IP에 대한 기존 Synopsys의 주요 기여가 자연스럽게 확대되는 것입니다. 우리는 OCP용 DesignWare VIP를 사용하여 최신 버전의 표준과 최신 검증 방법의 지원을 통해 최신 상태로 유지되는 업계 최고의 검증 솔루션을 회원들에게 제공할 수 있습니다.”

OCP-IP 회원은 OCP용 Synopsys DesignWare VIP를 OCP-IP 웹 사이트에서 요청하여 사용할 수 있는 권한이 있습니다. OCP-IP는 최신 버전의 OCP 표준 준수를 위해 DesignWare VIP의 각 릴리스를 검증할 것입니다. Synopsys의 OCP용 DesignWare VIP는 OCP-IP 준수 검사 문서의 섹션 4에 정의된 Functional Coverage 그룹의 범위를 100 퍼센트 포함합니다.

Synopsys의 OCP용 DesignWare VIP는 Verilog, VHDL 및 SystemVerilog 테스트 도구를 지원하며, 범위 중심의 제한적인 무작위 검증 환경에 대한 VMM(검증 방법 매뉴얼) 지침을 완벽하게 준수합니다. 또한 CoreCreator의 OCP 성능 분석, Checker 및 디스어셈블리 도구에서 사용되는 추적 파일의 생성을 지원합니다.

Synopsys의 IP 마케팅 수석 이사인 Ed Bard는 다음과 같이 말했습니다. “IP를 SoC(System-On-Chip) 설계에 통합하는 경우 오늘날 개발자들이 접하게 되는 가장 큰 도전 과제 중 하나는 온칩 버스 표준의 준수입니다. Verification IP는 개발자들이 인터페이스 준수를 확인할 수 있게 함으로써 통합 도전 과제를 최소화하는 데 매우 중요한 역할을 합니다. DesignWare VIP는 OCP-IP 전체 커뮤니티에 일관된 검증 솔루션을 제공하여 OCP-IP 회원 설계 간에 상호 운용성을 최대화합니다.

사용 가능성

OCP용 DesignWare Verification IP는 현재 사용 가능하며, 다음 Synopsys IP 디렉터리에서 다운로드할 수 있습니다.

http://synopsys.com/products/designware/vip_solutions.html. OCP-IP 회원은

OCP-IP 에 가입함으로써 2007년 2/4 분기 내에 OCP 용 DesignWare Verification IP의 라이선스를 획득할 수 있을 것입니다. 해당 시기에 OCP-IP 회원에게 별도의 공지가 제공될 것입니다.

DesignWare Verification IP 에 대하여

DesignWare Verification IP 는 DesignWare Library, VCS Verification Library 에서 사용할 수 있으며 개별 제품군으로 사용할 수 있습니다. 검증된 설계의 고품질, 표준 기반 VIP(Verification IP)의 폭넓은 포트폴리오를 통해 개발자는 테스트 도구 개발 시간을 절약하고 Functional Coverage 목표에 더 빨리 도달할 수 있습니다. 블록 및 칩 수준 검증을 위한 고급 기능을 제공하며 Synopsys Discovery Verification Platform 에서 없어서는 안 될 부분입니다. Verification IP 는 모든 주요 시뮬레이터를 지원하며 고객은 Synopsys VCS 솔루션과 함께 사용하는 경우 최대 5 배까지 더 빠른 검증을 수행할 수 있습니다. 검증 IP 포트폴리오에는 다음이 포함됩니다. AMBA 2.0, AMBA 3 AXI, OCP, PCI Express, PCI-X, PCI, USB 1.1/2.0/OTG, 10/100/1G/10G 이더넷, I2C, SATA, Serial I/O, 10,000 개가 넘는 메모리 모델 등. DesignWare Verification IP 는 검증 생산성 및 Functional Coverage 를 증가시키기 위해 범용 중심의 방법을 통해 재사용할 수 있는, 일관되고 제한적인 무작위 환경을 정의하는 검증 방법 매뉴얼을 지원합니다.

Synopsys 에 대하여

Synopsys, Inc 는 반도체 설계용 EDA 소프트웨어 분야에서 세계적인 선두 업체입니다. 이 회사는 기술 주도 반도체 설계와 검증 플랫폼 및 IC 제조 소프트웨어 제품을 세계 전자 시장에 제공함으로써 복잡한 SoC(System-on-Chip)의 개발 및 생산을 가능하게 합니다. Synopsys 는 또한 지적 재산권 및 설계 서비스를 제공하여 고객의 설계 과정을 간소화하고 시장 출시 준비 기간을 가속화해 줍니다. Synopsys 의 본사는 캘리포니아주 마운틴뷰에 있으며 북미, 유럽, 일본 및 아시아에 걸쳐 60 개가 넘는 사무실이 있습니다. <http://www.synopsys.com> 에서 온라인으로 Synopsys 를 방문하십시오.

OCP-IP 에 대하여

OCP-IP(OCP International Partnership Association, Inc.)는 2001년 설립되었으며, 상호 운용이 가능한 가상 구성 요소를 신속하게 만들고 통합할 수 있도록 OCP(Open Core Protocol)를 전체 소켓 표준으로 발전시키고 지원합니다. OCP-IP 의 GSE(Governing Steering Committee) 참가 기업은 Nokia[NYSE: NOK], Texas Instruments[NYSE: TXN], Toshiba Semiconductor Group(Toshiba America TAEC 포함) 및 Sonics 등입니다. OCP-IP 는 시스템 수준 통합 요구 사항을 포괄적으로 만족하는 코어 중심의 프로토콜을 제공하는 비영리 기관입니다. 코어 중심의 프로토콜은 최초로 완전한 지원과 공개적인 라이선스를 제공합니다. OCP 는 SoC 설계를 위한 설계 시간, 위험 및 제조 비용 절감은 물론 IP 코어의 재사용 촉진을 위해 노력하고 있습니다. VSIA 는 OCP 소켓을 승인하며 OCP-IP 는 VSIA 와 제휴를 맺었습니다. 기타 사항 및 회원 정보에 대한 내용을 보려면 www.OCP-IP.org 를 방문하십시오.