

JetFx™ : OCP 準拠リアルタイム ビデオ エフェクト IP コアによる

CE および HD 機能の強化

Philip Chao, PhD, President

Chuck Schalm, Director of Sales and Marketing

Jetstream Media Technologies Corporation

© Jet Stream Media Technologies Corporation

デジタル ホームの主導権をめぐる争いは、マインド シェアを競うすべてのコンピュータおよび家電 (CE: Consumer Electronics) メーカーの間でかつてなく激しいものになっています。デジタル コンテンツの作成、共有、および消費に焦点を当てた次世代の製品機能と共に、家電メーカーは、製造する DVD レコーダー、セットトップ ボックス、デジタル ビデオ カメラなどのビデオ プラットフォーム向けの次世代のアプリケーションを探し求めています。

Jetstream Media Technologies が提供するソリューションにより、メーカーは次世代の豊富な機能を備えたアプリケーションを提供し、新たな価値を消費者製品に付加することができます。特に、JetFx™ IP コアは、PC のようなビデオ編集機能を製品に付加します。これには、単純にユーザーが選んだテーマをベースとするパーソナル ムービーの自動作成に加え、リアルタイム トランジション、カラー エフェクト、タイトルおよびクリップアートアニメーションなどがあります。図 1 は、サンプル DVD レコーダー アプリケーションのブロック ダイアグラムです。ここではリアルタイム ビデオ エフェクトを提供するために、JetFx™ IP コアが設計に組み込まれています。

家電市場では、新機能で成功を収めることを難しくするいくつかの要因があります。機能は強力でありながら、使いやすいものでなければなりません。設計は高度なものでありながら、組み込みやすく、コストを重視したものでなければなりません。製品化までの時間は重要であるため、設計の再利用、パートナーシップ、および柔軟性が、製品が成功を収めるかまたは機会を逸するかを分けるものとなります。

設計者の観点からすれば、家電市場向けの理想的なビデオ エフェクト生成装置とは、以下のいくつかの望ましい特性を備えているものとなります。

- 完全リアルタイムのビデオ エフェクトの選択を幅広くサポートする。
- 新しいエフェクトを簡単に導入できるように、プログラム可能である。
- 次世代製品向けの HD (1080i) 解像度をサポートする。
- 既存の設計との迅速な統合のための業界標準インターフェイス。
- 効率的、低コスト、および標準化されたメモリ アーキテクチャ。
- コスト重視アプリケーション向けに、小シリコン領域および低電力に対応して最適化されている。

設計者には、その家電装置に先進のビデオ エフェクト機能を実装するために取ることができいくつかの手段があります。2 つの最も一般的な方法は、埋め込み DSP または RISC プロセッサを使用するというものです。

ただし、これらの方法にはいくつかの大きな難点があり、家電製品アプリケーションでの利用は現実的ではありません。その 1 つとして、それらのプロセッサは多くの場合、ごく単

純なビデオ エフェクトを実行するために必要な処理能力を付与するには、コストが高くつき過ぎます。もう 1 つとして、それらにより設計者は、中核となる技術ではないビデオ エフェクト処理向けの複雑なソフトウェアを作成、デバッグ、および保守することが必要になります。

より実現性が高い方法としては、アプリケーション固有の IP コアを使用することです。これは、ソフトウェアの複雑さを軽減し、コスト パフォーマンス目標を満たし、短時間で製品化するために必要な柔軟性を提供します。

特許出願中の JetFx™ IP コアは、これらすべての望ましい特性を満たすように設計されています。より高度な命令関数の計算能力を備えた JetFx™ IP コアは、多数のさまざまな数学関数を計算する能力を持ちながら、シリコン サイズは小さいままです。高度な命令計算は加算だけを使用し、乗算は使用しません。そのため基本的に、テクスチャー マッピングの複雑さが単純化されます。

画面は、適用される特殊エフェクトに応じて複数の領域に分割可能です。次いで JetFx™ IP コアは、各領域についてテクスチャー マッピングを計算します。このテクスチャー マッピングは、回転や拡大/縮小などの単純な 2D エフェクトだけでなく、近似 3D 透視図やゆがみなどの非線形テクスチャー マッピングにも使用されます。テクスチャー マッピングに加え、これらの数学関数は、複雑な形状やグラデーション カラーのオブジェクトを構成する基本エレメントの定義にも使用されます。

JetFx™ IP コアは、完全にパラメータ化されており、ターゲット アプリケーションに基づいて、さまざまなパフォーマンスおよび機能オプションを選択できます。コストが決定要因になりうる価格志向消費者製品は、パフォーマンスは中程度、機能はそれほど豊富でない設計を選択できます。パフォーマンスが最重要である消費者またはプロフェッショナル向けのハイ エンド製品であれば、アンチエイリアス処理、高度定義サポート、およびタイトル アニメーションなどの、一連の完全な機能およびパフォーマンス拡張機能を組み込むことができます。

複雑な視覚エフェクトの場合には、さらに高度な数学関数が必要になります JetFx™ IP コアは、単純な関数の基本セットに基づく 1 次結合演算を実行することで、一群のさらに高度な複合命令数学関数をアセンブルします。いくつかのファミリー メンバ関数の部分を注意深く選択することにより、視覚エフェクト生成のための数多くのスムージング関数をすぐに作成できます。加えて、これらの 1 次結合演算で使用される乗算は、適切な基礎計算を選択することで、通常は単純化して桁送りおよび加算演算にすることができます。これにより、新しいエフェクトを作成しながら、シリコンの複雑さとサイズを軽減することができます。

透視図の描出を向上させるために、IP コアに 2 つの乗算を組み込んで、ビデオ オブジェクトの両端の関数の率を決定することができます。図 2 は、JetFx™ IP コアにより作成される 4 つのビデオ エフェクトを示しています。これらは、キューブ エフェクト、ページ フリップ、ワープ エフェクト、および幾何学形状定義です。

JetFx™ IP コアの作成時に、JetFx™ IP コアの能率を向上させるために、いくつかのアーキテクチャーおよび設計上の決定がなされました。それらについて以下に列挙します。

- 4x ピクセル率 - ビデオ エフェクトの作成に関係した数多くの数学関数により、JetFx™ IP コアのスループットは、十分な操作ヘッドルームを提供するために、実際のピクセル率より数倍高速である必要がありました。これは一般に、標準 JetFx™ IP コアを 4x のピクセル率で操作するか、または代わりに 2 セットの JetFx™ ロジックを 2x のピクセル率で操作するかのいずれかで実行します。

- 共用状態マシン設計 - 数学関数の各増分評価を、状態変数を持つ状態マシンとして扱います。各関数の状態変数は、状態 RAM と呼ばれるメモリ内に格納されます。
- 複数の領域サポート - 領域とは、線により区切られた画面領域です。JetFx™ IP コアは、領域を自動的に検出し、各領域ごとにさまざまな一連の数学関数に切り替えます。
- 境界ボックス サポート - 数学関数は、その固有の境界ボックス内で評価されます。これにより、計算リソースを共有し、より高度な命令関数の計算時のオーバーフローまたはアンダーフローを避けることができます。
- スタック可能なエフェクト サポート - 複数のエフェクトをスタックすることができます。リアルタイム ビデオ エフェクトの作成を実行するために、JetFx™ IP コア内でさまざまな計算リソースを使用して、さまざまなエフェクトを作成できます。非常に高度なビデオ エフェクトに対して、JetFx™ には、マルチプルパス加速モードでエフェクトを生成するオプションがあります。

JetFx™ は、ホスト側で、ビデオ フィールド ベースごとにビデオ エフェクト定義データを受け取ります。フレーム バッファ側で、JetFx™ は、SDRAM コントローラ経由で、外部 SDRAM からのビデオ ソース フレーム、クリップ アート、オーバーレイ グラフィック、およびタイトルにアクセスします。これらは MPEG ビデオおよびオーディオ エンコーダ、NTSC/PAL デコーダ、DV コーデックなどの他のシステム モジュールと共用します。

最大の課題の 1 つは、それぞれ固有の設計目標およびアーキテクチャを持つ多様な製品間で IP を統一する方法でした。JetFx™ のインターフェイスの課題は以下のようなものでした。

- SD および HD (1080i) の両方をサポートするために、バスの帯域幅およびメモリアクセスの帯域幅は、6 の係数で変更可能とする。
- いくつかのタイプのオンチップ バス インターフェイス プロトコルへのインターフェイスが必要である。
- 数多くのさまざまなターゲット アプリケーションのサポート (DVD レコーダー、ビデオカメラ、ビデオ再生装置、キャプチャー装置など)、および結果として、多様なシステム コンポーネントとのインターフェイスが必要である。

インターフェイスの柔軟性を最大限にするために、OCP 標準インターフェイス プロトコルが設計チームにより改変されました。図 3 は、ビデオ システム内の JetFx™ のサンプル・アプリケーションを示しています。これは、マスタおよびスレーブの 2 つの OCP インターフェイスを使用します。ホスト側では、JetFx™ が OCP スレーブです。この図では、ホストはエフェクト定義データを JetFx™ IP コアに DMA コントローラ経由で送信します。フレーム バッファ側では、JetFx™ が OCP マスタです。これは、メモリ コントローラ経由で、SDRAM 内に格納されたフレーム バッファーとの間での読み取り/書き込みを要求します。

SoC 設計チームの場合、OCP と多くのオンチップ システム バスとの間の利用可能なブリッジにより、OCP 準拠の IP コアはさらに魅力的なものになります。それが現在の SoC プロジェク

トに適合可能であるだけでなく、システム要件および市場の状況が継続的に発展する将来の SoC プロジェクトにも適合可能であるからです。すべての OCP シグナルは単向性であり同期するので、設計チームはこれにより、データ バス幅またはバス ハンドシェイクなどの各インターフェイスの実装を、IP コアを変更せずに調整できます。

SoC プロジェクト管理の観点からは、さまざまな製品ライン間の複数のプロジェクトでの IP の使用に、時間ペナルティが発生しないようにします。OCP 設計のこの “プラグ アンド プレイ” 方式は、リスクとコストを低減させるだけでなく、重要な製品化までの時間を短縮するためにも役立ちます。

IP コア開発者の観点からすれば、JetFx™ IP と共に多様なアプリケーションを使用できるので、コアはさまざまな SoC プロジェクトに合わせて変更できる可能性が高いということになります。この結果、同じ IP コアの複数のバージョンに、複数のテスト ベンチ、およびテスト ベクトル セットが備えられることになります。

ただし、OCP オンチップ相互接続テクノロジーを使用して、この状況は解消できます。IP コアは、どの CPU アーキテクチャーまたはそのバス テクノロジーにも拘束されないので、コアは変更されることなく、1 つの IP コア、1 つのテスト ベンチ、1 つのテスト ベクトル セットだけを保守すればよいことになります。加えて、すべての OCP シグナルは、単向性であり、同期し、構成可能であるので、IP コアの実装時に、それらを簡単にカスタマイズして、コア サービス帯域幅および待ち時間要件に合わせることができます。

結論

JetFx™ IP コアは、コストを低くしつつ、製品化の時間を短くしたまま、デジタル リビング ルーム向けの次世代の消費者装置にさらに機能を追加したい企業には理想的です。そのプログラム可能なアーキテクチャーにより、設計にはさらに向上の余地が与えられるので、将来の家電装置には数多くの新たなビデオ エフェクトを実装できます。

OCP インターフェイスを組み込むことにより、設計者は確実に、統合問題を減らして、大規模な新規テストや検証手順を必要とせずに、IP コアをさまざまな設計に簡単に移すことができるようになります。数多くの多様なバス、CPU アーキテクチャー、およびインターフェイス パラメータがあるため、設計の再利用、コスト削減のメリット、および製品化の時間の短縮において、バランスを取ることが難しくなる場合があります。OCP は、JetFx™ IP コアにおいてこれらの問題を解決するために役立ってきました。

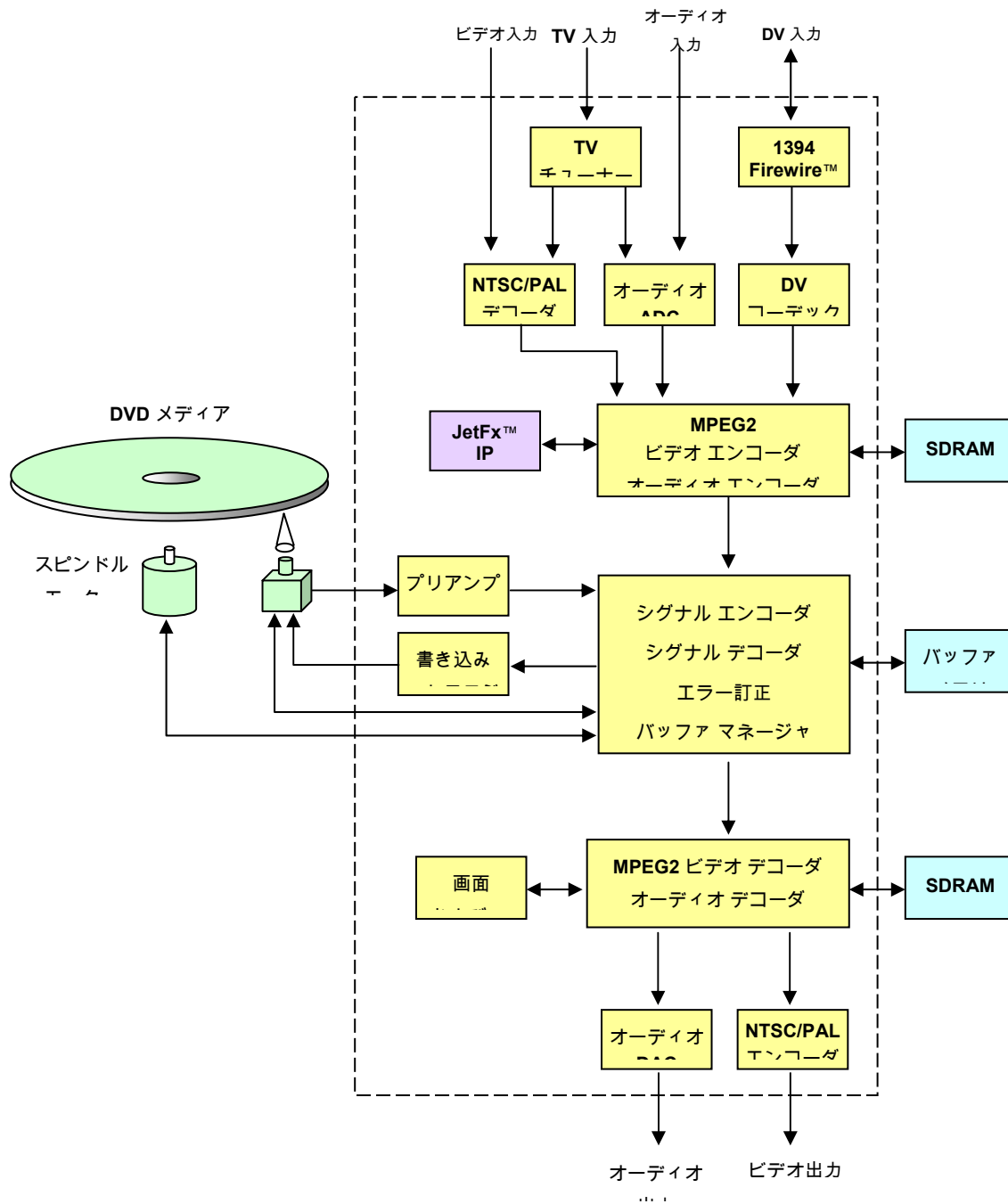


図 1

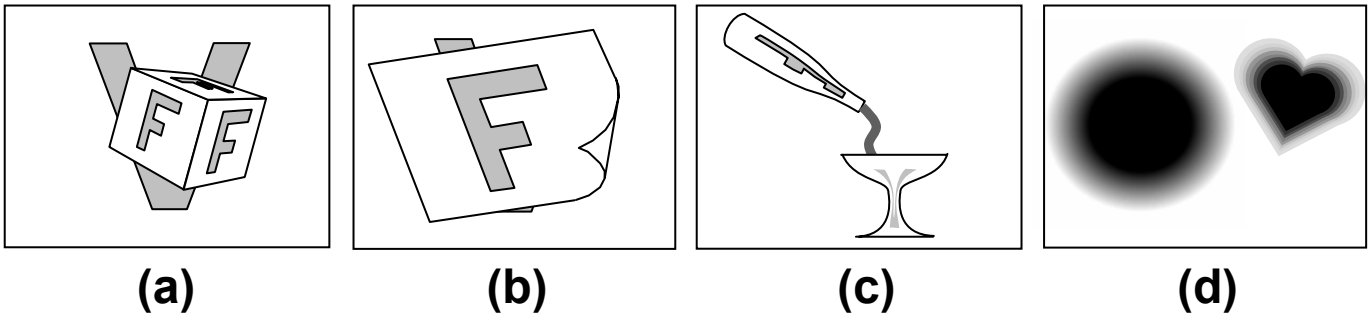


図 2

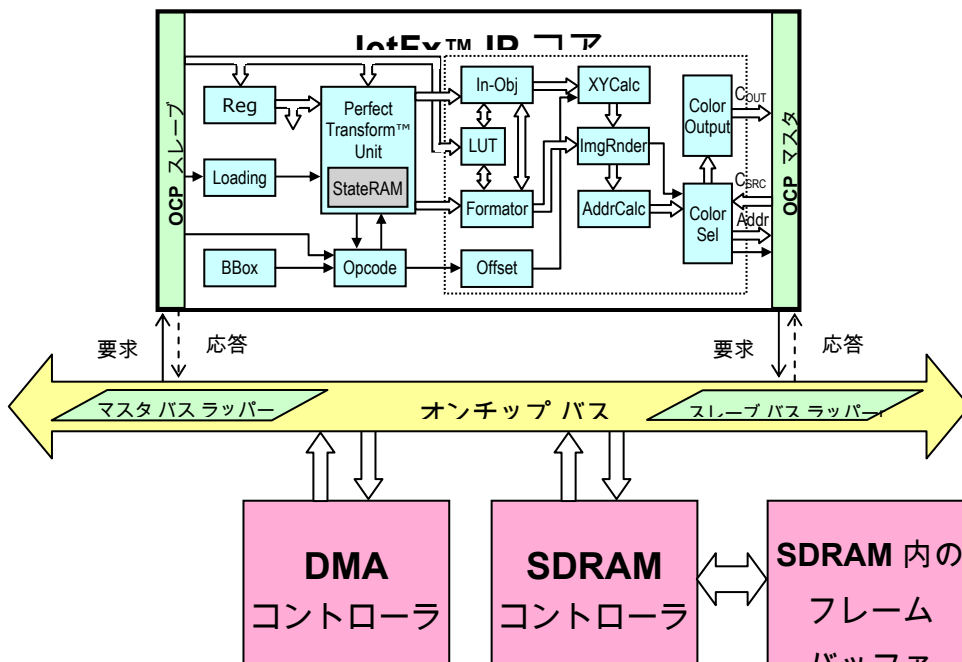


図 3