













OCP-IP 회원들에게는 OCP 프로토콜 준거 환경으로 CoreCreator<sup>®</sup>틀이 제공되고 IP 코어의 효율적인 재사용에 필요한 사항을 나타낸 “Packager”를 제공한다. 모든 OCP-IP 회원은 무상으로 이와 같은 자료들을 이용할 수 있다.

### OCP 코어 인터페이스의 예

다음 예에서는 기능적으로 전혀 다른 세 종류의 IP 코어가 어떻게 OCP 인터페이스를 사용할 수 있는지를 보여준다. 세 가지 예는 다음과 같다.

1. 버스 브리지(bridge)
2. 프로세서 인터페이스
3. 메모리 인터페이스

먼저 각 코어의 OCP 인터페이스에 대해 개별적으로 설명한 다음, 기타 통신 신호들에 대해 설명하도록 하겠다.

신호명은 OCP 프로토콜의 일부이다. 신호에 대한 보다 자세한 설명은 *Open Core Protocol Reference* 매뉴얼을 참고하기 바라며, OCP 사양서는 [www.ocpip.org](http://www.ocpip.org)에서 무료로 열람할 수 있다.

간단히 말하자면 OCP 연결에는 마스터(Master)와 슬레이브(Slave)가 존재한다. OCP 용어와 프로토콜에 대해서 간단히 설명하면 다음과 같다.

- 마스터는 문자 *M*으로 시작하는 이름의 모든 신호를 구동함
- 슬레이브는 *S*로 시작하는 이름의 모든 신호를 구동함
- 프로토콜용의 간단한 Handshake가 존재
- 마스터와 슬레이브는 모든 흐름에 참여할 수 있음
- 모든 전송과 신호는 OCP 블록 상승 에지에 동기화됨

## ■ 예 1 - 버스 브리지(Bus Bridge)

버스 브리지는 PCI, USB 그리고 기타 버스 규격을 OCP에 상호 연결하는 것이다. 컨트롤러는 SoC의 외부에 PCI 또는 USB 인터페이스를 갖추고 있으며, SoC 내부 인터페이스는 OCP가 된다.

버스 브리지는 일반적으로 SoC 연결구조에서 마스터와 슬레이브의 역할을 모두 수행한다. 마스터는 버스 트래픽(traffic)을 특정 장소로 송신하고, 슬레이브는 버스 브리지 내부의 제어 또는 상태 레지스터를 읽거나 쓴다.

슬레이브는 간단한 OCP 인터페이스를 갖추고 있으므로, 대개의 경우 약간의 사이드 밴드 신호만을 필요로 한다. 이와 같은 예에서 예상되는 슬레이브 코어의 OCP 신호 세트는 다음과 같다.

- MCmd            마스터 명령(읽기/쓰기 등)
- MAddr          마스터 주소(최대 32 비트)
- MData          마스터 데이터 (데이터 쓰기 : 8, 16, 32, 64, 128 비트 폭 )
- SCmdAccept    슬레이브 명령 수락
- SResp          슬레이브 응답
- SData          슬레이브 데이터(데이터 읽기. 사이즈는 MData 와 동일하여야 함)
- SError         슬레이브 에러. 브리지에서 발생한 에러.
- SInterrupt    슬레이브 인터럽트. 브리지에서의 인터럽트.
- Control        버스 브리지용 제어 비트
- Clk            클록 신호
- Reset\_N       리셋 신호

인터페이스는 하나의 슬레이브 인터럽트를 필요로 하므로, 인터페이스는 이 슬레이브 인터럽트를 사용한다. 여러 개의 인터럽트가 존재할 경우, SFlags는 최대 8개의 인터럽트를 추가적으로 제공할 수 있다.

버스 브리지 마스터는 다음의 신호를 사용할 수 있다.

- MCmd            마스터 명령
- MAddr          마스터 주소 (최대 32 비트)
- MData          마스터 데이터(데이터 쓰기, 8, 16, 32, 64, 128 비트 폭)
- MBurst         마스터 버스트
- SCmdAccept    슬레이브 명령 수락
- SResp          슬레이브 응답
- SData          슬레이브 데이터(데이터 쓰기. 사이즈는 MData와 동일하여야 함)
- Clk            클록 신호
- Reset\_N       리셋 신호

PCI에서는 옵션인 OCP Thread 신호에 따라 인터페이스를 확장할 수 있다. 덕분에 인터페이스는 동시처리 및 전송 시 순서와 무관한(out-of-order) 처리를 지원할 수 있다. 옵션인 OCP *complex extension* 신호는 여러 개의 Thread를 지원한다. 상이한 Thread 내에서의 전송에 대해서는 순서에 대한 조건 없이 순서와 무관한 처리를 할 수 있다. 단일

Thread의 데이터 흐름에서는 모든 OCP 전송이 그 순서를 유지하여야 한다. PCI 인터페이스의 Thread는 서로 다른 메모리 및 I/O 영역에 접근하는데 유용하다.

- MThreadID            마스터 Thread 식별자 (최대 16 종류의 상이한 Thread)
- SThreadID            슬레이브 Thread 식별자 (최대 16 종류의 상이한 Thread)

### ■ 예 2 - 프로세서 인터페이스

프로세서 인터페이스는 일반적으로, OCP 마스터만을 필요로 한다. 신호는 버스 브리지의 마스터와 유사하나, 일반적으로 한 단어 미만의 전송에서는 바이트 인에이블(byte enable) 신호를 포함하고 있다.

이번 예에서 예상되는 코어 OCP 신호 세트는 다음과 같다.

- MCmd                마스터 명령
- MAddr              마스터 주소(최대 32 비트)
- MData              마스터 데이터(데이터 쓰기 : 8, 16, 32, 64, 128 비트 폭)
- MBurst             마스터 버스트
- MByteEn            마스터 바이트 인에이블
- SCmdAccept        슬레이브 명령 수락
- SResp              슬레이브 응답
- SData              슬레이브 데이터(데이터 읽기. 사이즈는 MData와 동일하여야 함)
- SError             슬레이브 에러. 프로세서에 입력
- SInterrupt        슬레이브 인터럽트. 일반적으로 NMI 핀
- SFlag              슬레이브 플러그. 프로세서에 대한 기타 인터럽트 (최대 8 flag)
- Clk                클록 신호
- Reset\_N           리셋 신호

새롭게 개발된 프로세서 중에는 동시명령 및 데이터 cache-miss를 가져오는 것을 지원하는 프로세서도 있다. OCP Thread는 이런 기능을 직접 지원한다. 따라서 이와 같은 프로세서에 대한 메모리의 동시 처리성을 높이기 위해서는 다음과 같은 신호가 필요하다.

- MThreadID            마스터 Thread 식별자 (최대 16 종류의 상이한 Thread)
- SThreadID            슬레이브 Thread 식별자 (최대 16 종류의 상이한 Thread)
- MThreadBusy         마스터 Thread busy
- SThreadBusy         슬레이브 Thread busy

마스터와 슬레이브의 Thread busy 신호는 각 Thread 의 흐름 제어를 허가한다. 프로세서는 여러 개의 패치를 미처리 상태로 유지할 수는 있으나 모든 패치를 동시에 처리할 자원이 없는 경우도 있다. 따라서 Thread busy 신호에 따라 OCP 마스터 프로세서 또는 목표가 되는 슬레이브는 필요에 따라 전송 흐름을 제어할 수 있게 된다.

### ■ 예 3 - 메모리 서브시스템 (Memory Subsystem)

메모리 서브시스템은 DRAM, DDR, SRAM 또는 FLASH와 연결된다. 높은 대역폭의 사용률을 유지하기 위해 OCP 신호는 OCP *complex extension*을 필요로 한다. 메모리 서브시스템은



소켓 코어의 표준 프로토콜은 SoC 설계 커뮤니티에서 매우 중요한 요소이다. OCP는 유일하게 완전 지원되는 소켓이다. 지금 바로 OCP를 채택함으로써 비호환 또는 독자적인 솔루션 확산을 방지하고, 상용 및 기존 IP 코어에 대해 이용 가능한 시장을 개척할 수 있게 될 것이다.

완전 지원되는 코어 중심의 OCP는, 버스 중심의 기존 프로토콜과 비교하여 매우 큰 장점을 지니고 있다. OCP는 코어 중심이며 오픈 라이선스 방식으로 라이선스 비용이 들지 않는 코어 인터페이스 프로토콜이다. OCP는 코어 고유의 기능을 제한하거나 방해하지 않으며, 확장 및 구성이 가능하므로 다양한 IP 코어 설계 및 SoC 설계에 따른 여러 통신 조건들에 대응할 수 있다.

OCP 인터페이스의 코어와 OCP 상호연결 시스템은 진정한 모듈 방식의 Plug-and-play 통합을 실현하므로, 시스템 통합자는 최적의 IP 코어와 최고의 응용 상호연결 시스템을 선택할 수 있다. 이를 통해 코어 설계자와 시스템 설계자는 동시에 작업을 진행할 수 있어, 설계 기간을 단축할 수 있다. 덧붙여, IP 코어 내에 시스템 로직을 두지 않아도 되므로 IP 코어를 수정하기 위한 추가 시간을 소비하지 않고 IP 코어를 재사용할 수 있다.

마지막으로 검증 및 테스트 스위트(suite)가 OCP 사양에 따라 기술되었을 때, 다중 설계에 이를 사용할 수 있으므로 특정 인터페이스 브리지에 맞추어야 하는 작업조차 거의 필요 없게 된다.

OCP 사양은 [www.ocpip.org](http://www.ocpip.org)에서 무료로 이용할 수 있다.