

OCP uVC—验证组件

Mark Litterick—Verilab

为诸如“开放式内核协议”一般复杂的系统构建有效的验证组件不仅需要对相关规范，还要求对验证组件所在的环境及使用的方法学都有深刻的理解。本篇文章论证了 OCP 架构和事务处理的两个关键方面是怎样作为基础构建模块应用于定位在 OCP 组件和系统的约束—随机确认的验证组件的架构中的。

文中使用 Verilab 的 OCP uVC 作为例子。Verilab OCP uVC 是支持开放式内核协议 2.2 规范大部分子集的兼容 OCP 的混合语言验证组件。OCP uVC 使用 SystemVerilog 和 e 验证语言执行，兼容开放验证方法学（Open Verification Methodology，OVM）和 e 重用方法学（e Reuse Methodology，eRM）。验证组件仅可用于 SystemVerilog 语言下没有 Specman 层（或许可）的应用，或者作为常规的 eVC 应用于基于 Specman 的验证环境。