

## SoC 통합이라는 도전과제에 맞서다

저자 Neill Mullinger - Synopsys

IP 통합과 관련한 도전 과제는 첨단 시스템 온 칩(SoC) 설계팀들이 시장 출시 시기와 성능 목표에 대한 충족 여부를 결정짓는 중대한 요소로 변모해 왔습니다. 가용 지적재산(IP) 블록 수의 급증은 SoC의 크기와 복잡성을 확대하고 이와 병행하여 발전해 왔습니다. Semico Research Corp.의 보고에 따르면 현 SoC 설계에는 평균 50개 이상의 IP 블록이 포함되며 이 수치는 2014년까지 두 배로 증가할 것으로 예상됩니다. PCI Express®, 이더넷 및 USB 3.0과 같은 초고속, I2C, GPIO 및 SPI와 같은 저속, HDMI와 MIPI와 같은 주문형 IP 블록을 포함해 SoC로 통합되는 인터페이스 IP 블록의 수도 이와 유사하게 증가해 왔습니다. 이와 동시에 속도와 기능의 향상을 강력히 원하는 소비자 수요로 인해 이러한 프로토콜의 복잡성과 이로 인한 상호운영성 문제도 함께 증가하고 있습니다.

또한 다양한 IP 솔루션과 프로토콜의 복잡성으로 인해, 엔지니어들이 신속히 새로운 프로토콜을 익히고 프로토콜 관련 문제를 신속하게 디버깅할 수 있도록 지원하는 설계와 사용이 간편한 고성능 검증 IP의 필요성이 커지고 있습니다. 그러나, 검증 엔지니어들이 꼭 프로토콜 전문가일 필요는 없습니다. 검증 엔지니어들은 모든 IP가 시스템에 성공적으로 통합되었음을 확인하는 검증 전문가들입니다. 이로 인해, 이들 엔지니어들은 다양한 프로토콜 요건 및 표준을 아우르기 위해 검증 IP에 의존하고 있습니다.

오늘날 SoC 개발자들에게 고도로 복잡한 인터페이스의 IP 블록을 개발해야 할 이유란 거의 없으며, 그 이유는 이러한 블록 개발은 매우 정확한 도메인 지식을 요하며, 최종 제품을 차별화할 기회를 창출하는 일도 드물며, 시장 출시 역시 늦추기 때문입니다. 따라서, IP 제공업체의 가치는 설계자들이 자신들의 설계를 높은 신뢰 수준으로 적용시킬 수 있는 고품질 제품의 제공에 따라 정의됩니다. 광범위한 검증이 여전히 필요하기는 하지만, 이제는 준수성 테스트 보다는 통합 테스트에 주력하고 있습니다. 통합 후 IP 블록의 준수성을 재검증하는 것은 불필요하며 소중한 시간을 낭비하는 것입니다. 또한, 결과물들을 해석하고 충분한 커버리지를 얻기 위해서는 상당한 전문 지식 역시 필요합니다. 검증되고 신뢰할 수 있는 IP 제공업체를 우선적으로 선정하는 것이 중요한 것은 바로 이러한 이유에서입니다.

IP 개발자들에게는 외부 프로토콜에 대한 준수성을 검증하고 자신들의 IP를 시스템 버스에 적용시켜야 할 무거운 책임이 있습니다. 여러 내외부 벤더들이 제공하는 IP의 통합에 있어 중요한 문제 중 하나는 상호운영성 문제를 해결하는 일입니다. 이러한 문제점은 ARM 프로세서의 사용, 오픈 코어 프로토콜(OCP)과 같은 산업 표준 그리고 IP 공유 활성화를 위해 회사 내부에서 전사적으로 공유되는 내부 버스에 기반하여, ARM® AMBA® 상호연결과 같은 표준을 사용함으로써 완화되었습니다. 그럼에도 불구하고 이 문제는 여전히 시스템 통합의 문제영역 중 하나로 남아있습니다. 매우 많은 IP 블록들이 통합되고 있는 상황에서, 사양에 대한 사소한 해석의 차이가 심각한 통합 문제를 야기할 수 있습니다.

시스템 통합(SI) 업체들의 주력사항은 결과적으로 준수성 테스트에서 시스템 중심 검증으로 전환되어 왔습니다. 이들이 당면한 주요 문제점은 대규모 시스템에서 작동하는 여러 IP 블록을 검증하는 방법, 대규모 설계의 맥락에서 이러한 인터페이스를 강조하는 방법과 SoC의 인터페이스에서 문제점을 신속히 디버깅하는 방법을 찾는 것입니다.

Semico Research가 보고한 바에 따르면, SoC 설계자들이 사용하는 기법은 가장 복잡한 설계군을 우선 제작하고 특성과 기능들을 제거하는 방법으로 파생제품을 생성하는 것입니다. 이러한 기법은 비용을 낮추고 시장 출시를 앞당기기 위해 사용합니다. 엔지니어링 자원의 세계화와 함께 기업들이 새로운 플랫폼에 대한 생산 비용을 공유하기 위한 협력관계를 구축함에 따라 이러한 파생제품의 일부가 원격 그룹들 또는 환경이 다른 파트너 회사의 독립체에 의해 생성될 수 있음을 타당하게 예상해볼 수 있습니다. 이로 인해 테스트벤치 재사용과 휴대성에 대한 수요는 물론 재설정 및 사용이 간편한 검증 IP에 대한 수요 역시 증가하고 있습니다. 또한, 새로운 팀이 파생 설계 상의 모든 인터페이스에 대해 프로토콜 또는 검증 IP를 보유하고 있음을 보장할 수 없습니다.

따라서, 검증 IP는 프로토콜 및 방법론 전문가들 외의 사람들에게도 접근 가능하도록 해야 합니다. 검증 IP는 검증 엔지니어들이 새로운 프로토콜을 신속히 증강하고, 이를 환경에 통합시키고, 인터페이스에 대한 프로토콜 활동을 해석하고, 문제점을 디버깅하고, 커버리지 상태를 파악하고 고성능 통합을 제공하는 것을 용이하게 만드는 기능들을 포함해야 합니다. 간략히 말해, 시스템통합(SI) 업체들은 광범위한 검증 IP에 대한 접근이 필요하며 시스템 통합을 검증하기 위해 이러한 검증 IP를 자신들의 테스트벤치에 신속하고 간편하게 통합할 수 있어야 합니다.

이러한 요건은 특정 방법론 또는 시뮬레이터에 대한 지원에 기반한 검증 IP 솔루션에게 큰 도전 과제일 수 있습니다. SystemVerilog와 UVM 및 VMM과 같은 방법론은 검증 IP의 상호 운영성을 향상시키며 엔지니어들이 여러 벤더들에게서 신규 제공 항목을 증가시키는 것을 보다 간편하게 해 줍니다. 이는 일관적인 방법론과 인터페이스의 사용을 통해 원활한 검증 IP 통합을 도와야할 뿐만 아니라 일반 디버깅 툴의 혜택과 시뮬레이터 엔진에서 자연스럽게 구동하는 보다 높은 성능을 제공해야 합니다. SystemVerilog는 프로토콜 계층에 대한 가시성을 개선시켜 주문형 커버리지 포인트 및 기능을 추가하는 역할을 확대하며 어떤 경우에는 디버깅 툴을 사용해 검증 IP의 소스 코드를 통해 브라우징할 수 있는 기능까지도 제공할 수 있습니다.

검증 IP 제공업체들에게 놓여진 큰 기회 중 하나는 검증 엔지니어들이 통합 테스트 완료에 요구되는 범위를 결정하는 것을 지원하는 것입니다. 간단한 몇 개의 읽기 쓰기와 완벽한 준수성 테스트 사이에 놓이는 중간 영역이 존재합니다. 엔지니어들은 통합 테스트 시 과도한 테스트를 하는 실수를 범하고 전체 범위의 프로토타입을 사용하는 경향이 있습니다. 이와 같은 성향은 단순히 핵심 사항이 SoC 에 통합되었는지를 검증하는데 필요한 일련의 테스트 외에 추가적으로 많은 불필요한 작업을 양산합니다. 이에 대한 책임은 통합 테스트 완료 시 지침을 제공하기 위한 검증 IP 를 개발하는 전문가에게 있습니다.

언어와 방법론이 서로 수렴함에 따라 검증 IP 개발자들이 새로운 기능과 새로운 수준의 생산성을 만들어 낼 수 있는 기회가 보다 많이 존재하며 이를 통해 프로토타입 기반 검증으로 검증 엔지니어를 지원하고 있습니다. 이러한 현상은 SoC 복잡성이 빠르게 증가하는 상황에서 상용 IP 검증 수요와 관련한 혁신도 가속화되어야 한다는 점에서 바람직한 일입니다.



Neill Mullinger 는 Synopsys 의 그룹 마케팅 관리자입니다. 그는 이 직책에서 검증 IP 및 방법론 지원에 주력하고 있으며 Synopsys Verification IP 에서는 제품 관리자 직책을 맡고 있습니다. Mullinger 그룹 마케팅 관리자는 2000 년도에 Synopsys 에 합류했으며 하드웨어 및 EDA 업계에서 20 년 이상의 경력을 보유하고 제품 및 방법론 정의와 관련해 폭넓은 검증 경험지식을 제공하고 있습니다.