

2D ベクターグラフィックス IP コア “SMAPH-F” OCP-IP 適用事例

株式会社デジタルメディアプロフェッショナル

大淵 栄作



Figure 1. SMAPH-F グラフィックスコアでのリアルタイムレンダリング例 (Rightware 社 VGMark より).

低消費電力かつ高速な 2D/ベクターグラフィックス描画のソリューションとして当社では SMAPH-F IP コアを提供しています。当社ではグラフィックス IP ラットフォームとして社内で開発をした OCP-IP ベースバスアーキテクチャを採用しており、顧客の SoC の実装ごとにカスタマイズすることが可能となっています。これにより、モバイルから高解像度を必要とする産業向けのような幅広いアプリケーションに対するソリューション提供が可能です。

組み込みグラフィックスシステムにおけるトレードオフ

近年組み込みシステムにおけるユーザインターフェイスは iPhone 登場以降、魅力的なユーザ体験を提供するために、グラフィカルなユーザインターフェイスが製品差別化の大きな要素になりつつあります。この変化に追従するため、組み込みシステム向けアプリケーション SoC に対するグラフィックスハードウェア IP の導入要求は日々高まってきており、組み込み向け SoC 開発者、セットベンダーはユーザインターフェイス向けグラフィックス機能に対する投資とリターンとのトレードオフ問題に直面しています。

ユーザインターフェイス向けグラフィックス機能の強化オプションとしてはいくつかあります。例えば、過去のアプリケーションプロセッサでは、DSP の導入により CPU の負荷を低減させながらラインなどの基本プリミティブ描画の高速化を行ったり、専用 BitBLT モジュールを実装することで、2D スプライトの描画を高速化させたり、また場合によっては 3D グラフィックスコアを導入することでより高度なグラフィックス機能を実現しています。Table 1 にこれらアプローチにおける利点・欠点をまとめます。

Table 1. ユーザインターフェイス向けグラフィックス実装方針における利点・欠点

グラフィックス機能実装方針	利点	欠点
CPU でのソフトウェア処理	-追加ハードウェアは不要	-要求描画性能を満たせない可能性
DSP での一部処理のアクセラレーション	-DSP コアがあるシステムでは追加ハードウェアが不要	-テクスチャマッピングなど高度な描画機能を用いた場合、描画性能が十分でない場合が多い
専用 BitBLT モジュールでのアクセラレーション	- 2D スプライト描画に適用可能で、これら性能を向上させることが可能	-標準 API を使用しない場合ソフトウェアのポータビリティが失われる。 -フォント描画、Flash アニメーションなど 2D 描画のうち、より高度な描画処理の高速化はできない場合がある
3D グラフィックスハードウェア	-OpenGL ES など標準 API をサポート	-メモリ、CPU 等リソースが多く必要

	している場合が多くソフトウェア資産を生かせる -より高度な描画処理を行うことが可能になる	となり、十分な描画性能を得るためのコストが高い
Vector graphics ハードウェア	-十分な描画性能を得るためのコストが 3D グラフィクスハードウェア導入に比べて低い(Z 比較がないため、おおよそ半分程度) -アンチエイリアスを低コストで適用することができるため、高品質かつ大画面サポートが容易 -標準 API(OpenVG)を用いることでソフトウェア資産を生かせる	-簡単な 2.5 次元表現は可能だが、ポリゴン数が多くなるような 3D 描画はできない。

一般に BitBLT に代表されるスプライト描画の高速化はメモリコスト、ゲート数としても比較的小さいため、2D グラフィクスのアクセラレーション手段として多く用いられています。一方、近年の SoC で導入が進んでいる 3D グラフィクスによるグラフィクス機能強化は、性能-コスト比で見た場合、ややコストがかかりすぎる割に性能を出しにくいジレンマがあります(言い換えると、性能を出すにはメモリバンド幅、CPU 性能などに高いコストを払う必要があります)。

これらジレンマを埋める 1 つの解として、Khronos グループによって策定された 2D/ベクターグラフィクス規格である OpenVG API をアクセラレーションするグラフィクスハードウェアが複数社から発表されています。当社では”SMAPH-F”グラフィクス IP コアで OpenVG API に対応しており、2D/ベクターグラフィクス低消費電力かつ高速描画を実現するソリューションを提供しています。

この OpenVG はベクターグラフィクスを高速化するハードウェア向け API 規格であり、Flash, PDF など主流のフォーマット対応は Vector graphics Lib の階層によりサポートすることが可能となります。Figure 2 右に OpenVG API 導入後の階層図を示します。

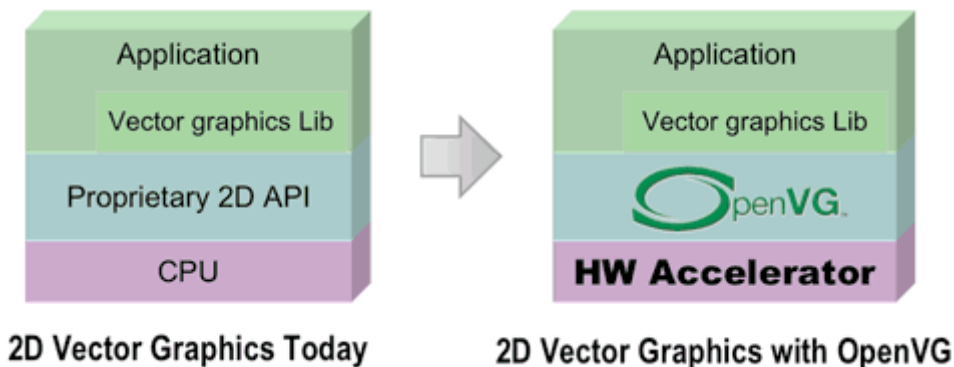


Figure 2. OpenVG API によるソフトウェアスタックの概要 (Source: www.khronos.org)

このベクターグラフィクス技術を用いることで、フォント描画の高速化、より高品位なユーザインターフェイスの提供が可能となります。

本記事では、当社 SMAPH-F コアを例に低コストユーザインターフェイスシステムを実現にあたっての事例を紹介します。

SMAPH-F とは

本節では SMAPH-F の概要を簡単に説明します。SMAPH-F は、コンシューマ機器向けにいくつかライセンス実績がある、低コストなシステム構成においても、高速かつ高品質なユーザインターフェイスが提供可能な OpenVG 1.1 ベクターグラフィクス仕様準拠 IP コアです。特徴として、

- 独自レンダリングアルゴリズムにより、高速・高品質なベクターグラフィクス描画を実現
- 当社独自のグラデーション拡張機能(Procedural texture)をサポート
 - グラデーションアニメーションなどを高速に実現 =>これらパターンの描画にあたりメモリアクセスは一切不要となり、メモリバンド幅を節約が可能となります

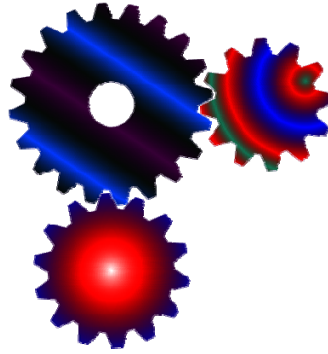


Figure 3. OpenVG によるグラデーション例

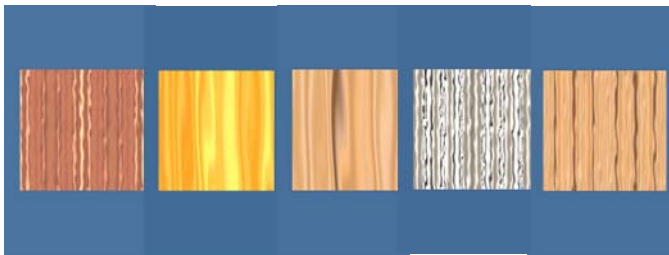


Figure 4. プロシージャルテクスチャ例

- IP コアサイズを組み込み向けに最適化することで、低価格な SoC にも実装可能
- 使用機能に応じた高度なクロックゲーティング制御による低消費電力動作を実現
- SoC フレンドリアーキテクチャ
 - 業界標準 SoC インターコネクタバスサポート: OCP, AXI I/F サポート
 - メモリアクセスを DDR バーストアクセスに最適化することで、SoC に組み入れたときのシステム実効性能を高めることが可能になります
- コアサイズが小さいため FPGA 実装も可能

50MHz 動作 FPGA デモシステム環境での描画例を以下に示します。この描画では iPhone の代表的な UI 表現である cover flow を OpenVG 上にて実装を行い、50MHz の動作周波数にもかかわらず VGA サイズを 30fps 以上で描画可能となります。



Figure 5. 描画例

50MHz FPGA 実装では、64bit x 50MHz のメモリバスしか持っていないため、例えば ASIC/ASSP 実装の際に 50MHz から 333MHz のように周波数を上げて実装が行われた場合 FPGA デモシステムでサポートしている VGA サイズ出力のコンテンツを実際のシステムで使われる 1080p サイズの出力に対しても性能劣化のない描画対応が可能となります。

SMAPH-F メモリアーキテクチャ

本節では SMAPH-F メモリ周辺アーキテクチャについて説明します。SMAPH-F コアからは 5 本の OCP マスタ、1 本の OCP スレーブバスがあり、これらが OCP ベース内部インターコネクタバスに接続されています。

SMAPH-F の開発にあたり、いくつかの課題に直面しました。まず、開発する IP コアは廉価版携帯電話のように低解像度ディスプレイからアミューズメントの分野で使われる高解像度ディスプレイと幅広い組込みシステムに適用可能な必要があります。さらに、ベクターグラフィックス描画ハードウェアからはコマンド、テクスチャデータ、カラーの読み書きからのメモリアccessが発生し、特に大きな画面をサポートする場合、大きなメモリバンド幅が必要となる

ため、最終的なグラフィックスの性能はこのメモリ周辺の設計の善し悪しにより決定されます。また、IP コア自体は容易に顧客 SoC システム環境に容易に導入可能とする必要があります。

これらの問題を解決するために、ビルディングブロック構造をもつ OCP-IP ベースのプラットフォームを採用とともに、表 2 のようなカスタマイズパラメータを最適化することで、顧客システムに最適なコア提供を可能にしています。

Table 2. SMAPH-F ビルディングブロックオプション.

オプション	パラメータ	内容
ピクセルパイプライン数	1-4	必要ラスタライズ性能及び出力ディスプレイサイズによって決定
キャッシュ、FIFO サイズ	内部キャッシュパラメータ	SoC におけるバスアクセス特性により決定 <ul style="list-style-type: none"> - 読み出し、書き込みレイテンシ - 各バスにおけるビット幅 (32, 64, 128, 256bit) - バスとコアのクロック周波数比 (1:1, 1:2, 1:4) - 電源制御等の要求 (顧客仕様による)

顧客への提供物は、複数本ある内部コアバスを内部 OCP インターコネクトバスにより隠蔽することにより、SoC へのインテグレーションを容易にしています(例: Slave I/F x 1 本、Master I/Fx1 本のみを IP のインターフェイスとして提供)。また、同時に内部インターコネクトバスをグラフィックスコアとともに提供することで、メモリアクセスの最適化を図っています。

さらに SoC によっては、内蔵のビデオメモリを搭載しており、これらをグラフィックス IP コアからもアクセスできるようにしている場合もあります。このため、本プラットフォームでは必要に応じてスレーブ I/F を複数にするなどのカスタマイズ対応も可能となっています。また顧客 SoC で使用している独自バスプロトコルへの対応のため、Master, Slave I/F 部分をカスタマイズすることも可能です。

OCP-IP プロトコルでは、先読み機構の活用により描画パイプラインのストールを最小限にすることが可能となり、より描画性能を引き出すことができます。またバスアクセスに際しては、必要な場合スレッド ID 対応しています。表 3 に各アクセスに対するスレッド ID アサイン例を示します。

Table 3. バス種別ごとのスレッド ID 例

スレッド ID	バス	R/W	内容
0	システム	R	CPU からのコマンド
1	パス入力	R	パス定義データ
2	マスク	R	マスクデータ
3	テクスチャ	R	テクスチャ読み出し
4	カラーバッファ	R/W	カラーバッファに対する読み書き

なお OCP-IP バージョン 2.1 から out-of-order 応答向けタグ機能が追加となっています。ただ弊社コアでは、カラー読み書き順への適用が困難な場合があり、当該機能サポートによるコアサイズ増が小さくないため、サポートしていません。

今回 OCP-IP の採用により、顧客 SoC に組み込みや容易になり、オープンな規格を用いることで、プラットフォーム構築・カスタマイズにおいて部品の流用性を高めることができるメリットが得られました。

グラフィックスシステム性能ケーススタディ

本節では、今回紹介した SMAPH-F コアのシステム性能を測るために、ある SoC 実装での性能評価例を紹介します。下図が今回のケーススタディで用いたシステム構成です。

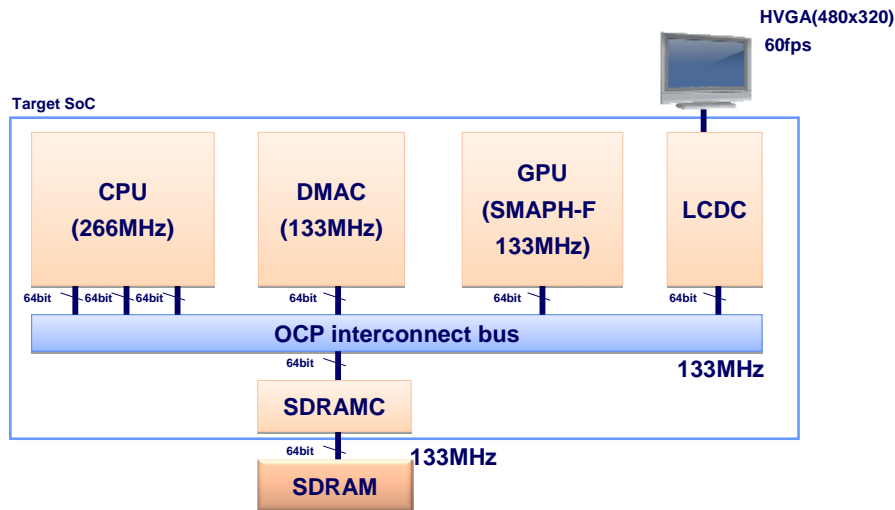


Figure 6. SoC アーキテクチャ例

このシステムは CPU, DMA コントローラ (DMAC), SMAPH-F(GPU), LCD コントローラ (LCDC), SDRAM コントローラ (SDRAMC), 外部 SDRAM, OCP 内部バスで構成されており、UI アプリケーションを描画システムとして用いた場合の性能評価を行いました。

今回の評価では、

Case1 - GPU での描画のみ動作した場合の性能、

Case 2 - GPU での描画及び LCD 出力を行った場合の性能、

Case 3 - GPU での描画、LCD 出力及びその他モジュールにより負荷をかけた場合の性能について計測を行いました。負荷の詳細は Table4 の通りです。

Table 4. 性能測定シナリオ

Scenario	Memory transactions
Case 1 - GPU only	GPU - R/W access for drawing LCDC - None CPU - None DMAC - None
Case 2 - GPU and LCD output	GPU - R/W access for drawing LCDC - LCD output CPU - None DMAC - None
Case 3 - GPU, LCD output and other memory transactions	GPU - R/W access for drawing Dummy DMA access for color buffer clear Dummy DMA access for color format conversion LCDC - LCD output CPU - Dummy access to SDRAM and GPU. DMAC - Dummy DMA access to SDRAM.

性能測定結果を以下のグラフにまとめました。グラフでは GPU のみを動作させている Case 1 の性能を 1 にした場合、Case2,3 における性能劣化の相対値を示します。縦軸は Case 1 を 1 にしたときの描画フレーム数、横軸は各フレーム番号を示し、縦軸方向大きければ性能がより高いことを示します。

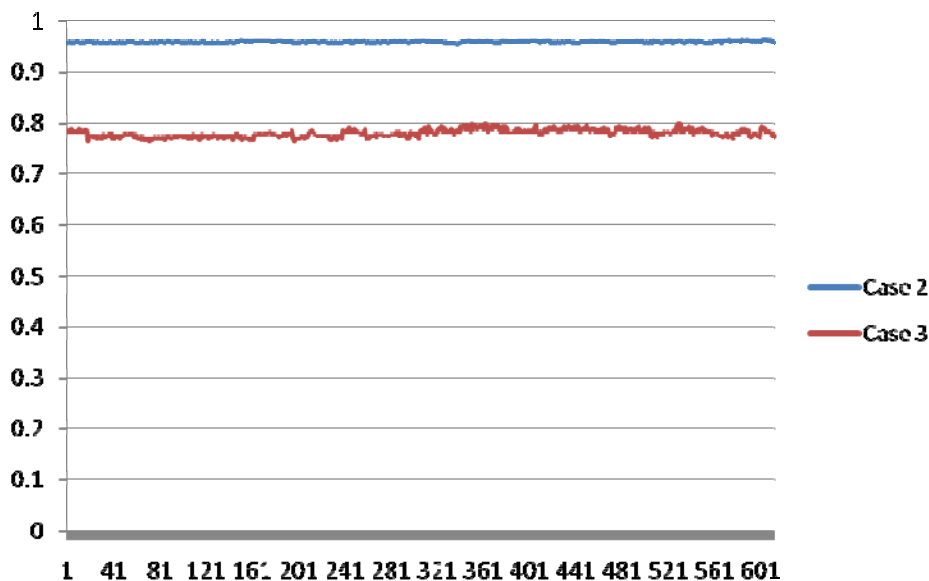


Figure 7. Case 1 のシナリオでの性能を 1 とした場合の Case2, Case3 の描画処理時間

測定の結果、Case 2 LCD output の負荷を加えた場合平均 4.2%の性能劣化となり、Case 3 の最大メモリ負荷の状況では平均 22%の性能劣化となりました。Case 3 の場合、全 Master I/F のアクセスが SDRAM に集中しているため、大きく性能が低下しているものの、SMAPH-F コアの場合、バスアクセス効率が最適化されているため性能が大幅に低下することはないことが分かります。

このように、実際 IP を導入する場合、IP のカタログ性能ではなく、実際に使うシステムや外部メモリを考慮した性能予測値を比較した上で検討を行う必要があります。実際、グラフィックス IP を導入したものの所望の性能が得られず、原因を追及した結果、IP 選定時で用いていたメモリモデルが単純な SRAM で合ったことが判明しこれが原因で予想の半分しか性能が出ていなかっただけでなく、グラフィックIP がメモリアクセス効率を下げることで、グラフィックスシステム以外の全体 SoC 性能が予定性能に達することできない事態になりかねません。

Conclusion

本記事では、ベクターグラフィックスハードウェアを例に OCP ベースプラットフォーム活用事例・ケーススタディを示しました。これまでの顧客 SoC に対してグラフィックス IP コア提供作業を通じて、OCP-IP ベースのプラットフォーム構築を行うことで、要求される性能、消費電力、コストのパラメータを満たす最適解を顧客に提供する環境を実現できました。今後も OCP-IP を活用し、より高速、高品質、低コストな組込み向けグラフィックスソリューションを提供していきます。

おおぶち えいさく

NEC, NEC エレクトロニクスにてモバイルアプリケーションプロセッサ、画像処理ハードウェア・ソフトウェアなどの開発に 3 年ほど従事。その後、デジタルメディアプロフェッショナルに移り、グラフィックスアクセラレーションコア PICA, SMAPH シリーズの開発に従事。